

Projeto de Rede de Casamento de Impedâncias e Rede de Estabilidade para um Amplificador RF com Transistores PMOS

Natália Carvalho Kowaltschuk, Bernardo Leite,
Grupo de Concepção de Circuitos e Sistemas Integrados (GICS)
Universidade Federal do Paraná (UFPR), Curitiba, Brasil
natc.kowa@gmail.com

Este trabalho tem como motivação projetar o casamento de impedância da saída, e, em seguida, buscar atingir a estabilidade incondicional de um amplificador de potência com transistores PMOS projetado anteriormente. Foi projetada a rede de casamento de saída, e substituída no circuito uma rede LC com componentes ideais, e então foi trabalhada a estabilidade, contando com alterações na disposição e valores dos capacitores, resultando em uma rede RC, visando atingir a estabilidade incondicional do circuito. Foram feitas as simulações de parâmetros de espalhamento e equilíbrio harmônico, que nos permitiram observar que o circuito estava incondicionalmente estável, com um ganho de 8,6 dB, uma eficiência de potência adicionada (PAE) máxima de 20,1%, e um ponto de compressão de 1 dB (OC_{1dB}) de 30,12 dBm.

I. INTRODUÇÃO

Vários fatores implicam no bom funcionamento de um amplificador de potência (PA), como o compromisso entre algumas propriedades, como eficiência, ganho e linearidade da potência de saída.

Um fator crucial é a estabilidade do amplificador, já que define se ele se comporta como um amplificador ou um oscilador. A operação como oscilador é indesejada e está relacionada com a instabilidade do circuito [1]. O parâmetro μ é uma métrica que fornece informação a respeito dessa estabilidade incondicional, garantindo se o PA opera como amplificador para qualquer par de impedâncias conectadas à entrada e à saída do PA [2].

O desenvolvimento de um PA com transistores PMOS se torna interessante devido ao seu comportamento complementar aos transistores NMOS em sua não-linearidade de suas capacitâncias porta-fonte. Tal comportamento faz com que possa servir como base para o desenvolvimento de um PA push-pull (com ambos os transistores), futuramente [3].

Este trabalho foi desenvolvido a partir do circuito com transistores PMOS projetado anteriormente em [4]. Foi

trabalhado o casamento de impedâncias de saída do circuito, seguidas de análises de estabilidade, contando com alterações na disposição e valores dos capacitores cruzados, visando atingir a estabilidade incondicional do circuito.

II. ANÁLISES DE ESTABILIDADE

A. PA com Transistores PMOS Projetado

No trabalho anterior [4], foi projetado um amplificador com transistores PMOS, que pode ser visto na figura 1, baseado no amplificador com transistores NMOS [2]. Neste amplificador, foi mantida a configuração Cascode dos transistores, porém adaptadas para PMOS, e não foram alteradas as impedâncias. Foram alteradas as tensões de polarização, visando que a corrente dos transistores ficasse o mais próximo possível em módulo com as correntes do circuito NMOS, e feitas as simulações de parâmetros de espalhamento e equilíbrio harmônico, evidenciando que o circuito não estava em estabilidade incondicional.

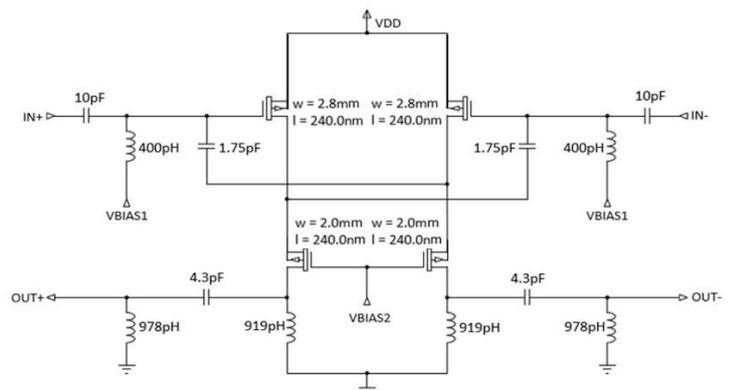


FIGURA 1 – ESQUEMÁTICO ORIGINAL DO AMPLIFICADOR COM TRANSISTORES PMOS.

B. Projeto da Rede de Casamento de Saída

Para realizar as simulações de casamento de saída, foi feita a substituição dos indutores e capacitores da rede por elementos ideais da biblioteca “analoglib” de valores altos, foram colocados valores de 1 nH e 1 nF. Posteriormente foi feita a simulação LoadPull e identificada a impedância do melhor ponto de compressão como $(7,82 + j2,16) \Omega$.

A partir desta impedância, foram simuladas as melhores possibilidades de redes de casamento utilizando o software ADS, e escolhida uma rede LC, com valores de 946,42 pF e 5,27 pF, para então substituir os valores dos indutores e capacitores ideais por essa rede projetada com componentes ideais. Essa nova rede pode ser vista no esquemático da figura 2.

Substituindo os componentes ideais pelos da tecnologia, foram refeitas as simulações de equilíbrio harmônico.

C. Estabilidade

Para atingir a estabilidade incondicional o parâmetro μ precisa estar acima da unidade para todas as frequências simuladas, para atingir isso, foram testadas várias configurações de capacitores. As disposições testadas foram os capacitores entre o dreno dos transistores T6 e T7 e o dreno de T4 e T5, de forma cruzada e não cruzada, ou dois pares de capacitores nessas conexões, que foram alternados entre cruzados ou não.

A estabilidade incondicional só foi atingida ao colocarmos um resistor em série com os capacitores quando não cruzados. O circuito final com as alterações das impedâncias de saída, destacadas em vermelho, e dos capacitores, destacadas em amarelo, pode ser visto na figura 2 abaixo.

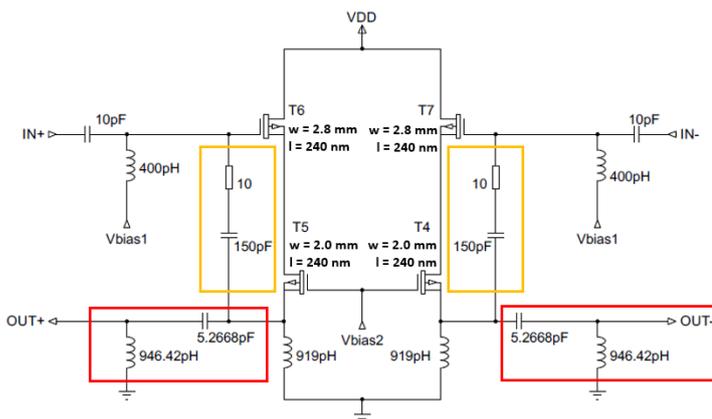


FIGURA 2 - AMPLIFICADOR COM TRANSISTORES PMOS APÓS ANÁLISE DE ESTABILIDADE E NOVA REDE DE SAÍDA.

III. RESULTADOS OBTIDOS

Foram realizadas as simulações de parâmetros de espalhamento e análises de equilíbrio harmônico na plataforma Cadence Virtuoso, na frequência de 2,45 GHz, para o circuito apresentado na figura 2, adquirindo

resultados de estabilidade, ganho de potência, e eficiência de potência adicionada (PAE) em função da potência de saída (POUT). A figura 3 mostra o parâmetro de estabilidade obtido, estando este acima da unidade em todas as frequências simuladas, indicando que foi obtida a estabilidade incondicional.

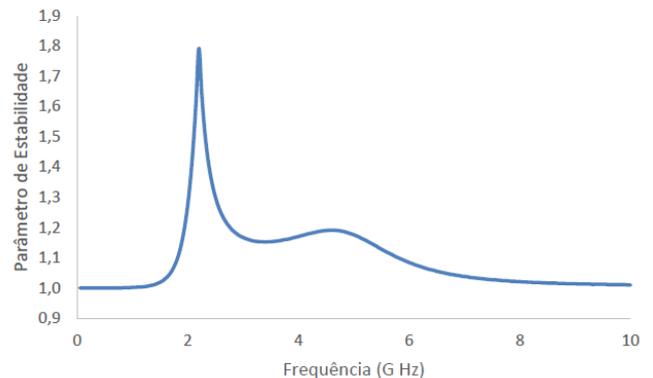


FIGURA 3 - PARÂMETRO DE ESTABILIDADE SIMULADO NO CADENCE VIRTUOSO

A partir das simulações de equilíbrio harmônico, foram obtidos valores de ganho de 8,6 dB, uma PAE máxima de 20,1%, cujos gráficos podem ser vistos nas figuras 4 e 5, e um ponto de compressão OCP_{1dB} de 30,12 dBm, que pode ser visto na tabela 1.

	Ganho	PAEmáx	OCP_{1dB}
Resultado	8,6 dB	20,1%	30,12 dBm

TABELA 1 - RESULTADOS DA SIMULAÇÃO DE EQUILÍBRIO HARMÔNICO

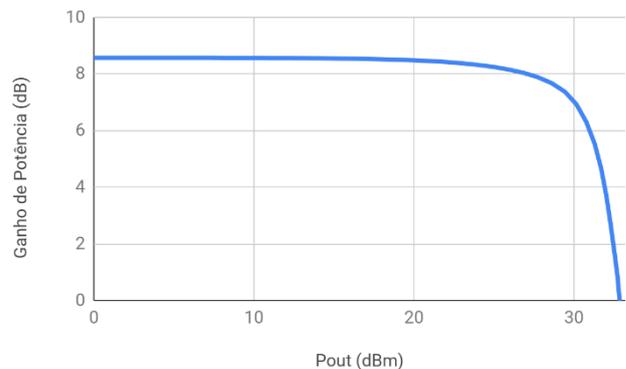


FIGURA 4 - GRÁFICO DO GANHO EM FUNÇÃO DE POUT

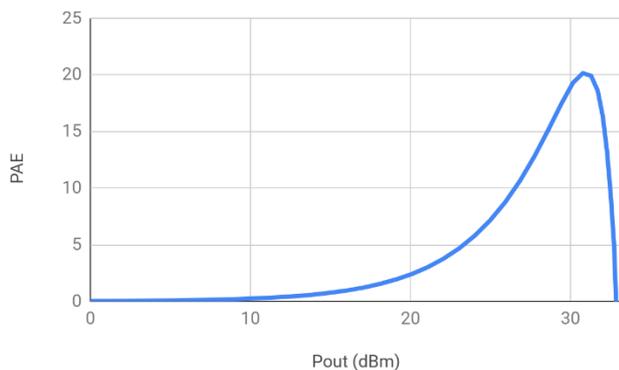


FIGURA 5 - GRÁFICO DA PAE EM FUNÇÃO DE POUT

IV. CONCLUSÃO

Este trabalho tinha como objetivo alcançar a estabilidade incondicional de um amplificador de potência operante na faixa de 2,45 GHz, com transistores PMOS, projetado em [4]. Este objetivo foi alcançado por meio de simulações LoadPull, simulações de rede de casamento por meio do ADS, além das simulações de parâmetros de espalhamento e equilíbrio harmônico. A partir dessas simulações foi possível ver que para atingir a estabilidade, foi necessário comprometer um pouco os valores de ganho obtidos no trabalho anterior. O ganho obtido foi de 8,6 dB em comparação com um valor do circuito anterior, de 21,8 dB, e a PAE, que era de 47%, passou a ser 20,1%.

A compressão do ganho até a saturação se tornou mais lenta quanto à observada no circuito anterior, o que pode

ser visto comparando os OCP_{1dB} . O valor obtido anteriormente havia sido de 26,5 dBm, mais baixo que o valor atual, com o circuito estável, de 30,1 dBm.

Apesar de ser possível melhorar a eficiência deste PA, é mais interessante como próximos passos a partir destes resultados, começar o desenvolvimento do PA push-pull com transistores NMOS e PMOS.

AGRADECIMENTOS

A todos os membros do GICS da UFPR, pelo apoio técnico e pela disponibilidade do laboratório para a realização da pesquisa.

REFERÊNCIAS

- [1] SANTOS, F. G. 2016. Amplificador de potência CMOS em 2,4 GHz com potência de saída programável. Curitiba: Universidade Federal do Paraná - UFPR. Dissertação de Mestrado, 2016.
- [2] MODESTO, A. A., LEITE, B. "Watt-level linear CMOS power amplifier with adaptive power cells for 2.45 GHz". In: Workshop on Circuits and Systems Design (WCAS), 2019, São Paulo. Workshop on Circuits and Systems Design (WCAS), 2019.
- [3] KULKARNI, S., REYNAERT, P. A 60-GHz Power Amplifier With AM-PM Distortion Cancellation in 40-nm CMOS. IEEE Transactions on Microwave Theory and Techniques, vol. 64, no. 7, pp. 2284-2291, Julho 2016.
- [4] KOWALTSCHUK, N. C. ; MODESTO, A. A. ; Leite, Bernardo . Amplificador de potência RF com transistores PMOS. In: Seminários de Microeletrônica do Paraná (SeMicro-PR), 2020, Curitiba