

# Amplificador de Envoltória em Banda Base para Amplificadores de Rádio frequência

Caroline de França<sup>1</sup>, Eduardo G. De Lima<sup>2</sup>

<sup>1</sup>UFPR, Curitiba, caroline-f@ufpr.br

<sup>2</sup>UFPR, Curitiba, Brasil, elima@eletrica.ufpr.br

**Resumo**— Neste trabalho é descrito o projeto de um amplificador de envoltória (EA) para aplicação na arquitetura seguidor de envoltória (ETPA). O objetivo é melhorar o rendimento global do amplificador de potência ao modular a tensão de alimentação de forma a seguir a envoltória do sinal de entrada para diminuir as perdas por calor. O amplificador linear de envoltória é composto no estágio de entrada por um amplificador de transcondutância *Folded cascode*, que possui alta banda passante, e por um amplificador em Classe AB em topologia *rail-to-rail*, sendo o último implementado com o objetivo de aumentar a corrente de saída do primeiro estágio e assim fornecer alta potência para alimentação do amplificador de RF. O amplificador foi projetado usando tecnologia CMOS de 130 nm, para operar com banda passante de 20 MHz e potência de saída em torno de 332 mW.

## I. INTRODUÇÃO

O desenvolvimento de transmissores para portáteis com baixo consumo de energia é necessário para maximizar a autonomia e o tempo de vida da bateria, pois, a transmissão *wireless* (sem fio) possui grande consumo energético. O circuito determinante para o transmissor, em termos de eficiência e linearidade, é o amplificador de potência de radiofrequência (RFPA). Para que o amplificador atenda aos requisitos de linearidade, com o intuito de não distorcer o sinal transmitido, é essencial o uso de amplificadores lineares, principalmente quando trabalham com envoltória não constante porém, que não alcançam alto desempenho na região de recuo de até 6 dB [1].

Desta forma, com o intuito de melhorar a eficiência energética de amplificadores de potência, atenção especial tem sido dada ao uso e desenvolvimento de topologias para RFPA que são capazes de manter alto desempenho na região de recuo [1]-[2]. Amplificador Doherty, *envelope tracking* (ET) e eliminação e restauração de envoltória (EER) são as mais famosas e clássicas técnicas de circuitos para melhorar a eficiência nessa região. Neste trabalho é apresentado o amplificador linear de envoltória para aplicação na arquitetura Seguidor de envoltória (*envelope-tracking* – ETPA). Este visa melhorar a eficiência através da modulação da tensão de alimentação. O artigo está organizado da seguinte forma: na seção II é apresentada a arquitetura seguidor de envoltória, seção III é falado sobre

o amplificador de envoltória, na seção IV são apresentados os resultados e na seção V as conclusões do trabalho.

## II. AMPLIFICADOR DE POTÊNCIA

### A. O Amplificador de Potência Seguidor de Envoltória

O amplificador de potência seguidor de envoltória (ETPA) é utilizado para melhorar a eficiência em circuitos que possuem envoltória não constante com alto sinal de potência de pico pela média PAPR (*peak-to-average power ratio*). A maior parte da dissipação de potência em circuitos de rádio frequência é devido à tensão de alimentação constante, então a maior parte da potência acaba sendo dissipada como calor. A eficiência do ETPA é aprimorada ao variar a tensão de alimentação dos amplificadores de RF de acordo com a amplitude da envoltória do sinal. Para baixas potências de entrada, a tensão de alimentação diminui significativamente ao seguir a envoltória. Dessa forma, as perdas por calor também [2]. Esta técnica possui, como principal objetivo, garantir que o RFPA trabalhe a maior parte do tempo na máxima região de potência possível de acordo com cada amplitude do sinal de potência da entrada.

Um clássico ETPA é formado por um amplificador de envoltória para modular a tensão de alimentação, e um RFPA em classe AB. O amplificador de envoltória força o RFPA sempre trabalhar em saturação que é a região de máxima eficiência dos amplificadores de potência. Desta forma, para qualquer tensão de alimentação, existe um ótimo nível máximo de eficiência possível. Nesta topologia, o RFPA funciona como uma carga para o amplificador de envoltória, se comportando como um resistor que varia de acordo com a tensão de alimentação.

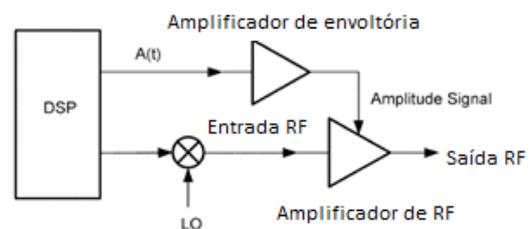


Fig. 1. Diagrama de um ETPA [4].

Além de providenciar alta eficiência, esta topologia permite trabalhar com sinais de banda larga. O projeto do EA é crucial para determinar a eficiência global do sistema ETPA, que é dada pela equação:

$$\eta_{ETPA} = \eta_{EA} \cdot \eta_{RFPA} \quad (1)$$

onde  $\eta_{EA}$ , é a eficiência do amplificador de envoltória e  $\eta_{RFPA}$  é a eficiência do amplificador de RF.

### B. Seguidor de Envoltória Híbrido

Um dos blocos fundamentais do ETPA é o amplificador de envoltória (EA). A função do EA é fornecer uma tensão de alimentação variável para o RFPA de tal forma que o rendimento seja constante e não dependa da amplitude do sinal de entrada. Entre as arquiteturas de EA, têm-se: linear, chaveada e híbrida. A topologia que apresenta melhor eficiência energética é proporcionada pela topologia híbrida. Os amplificadores híbridos são projetados de forma a combinar um amplificador linear com um amplificador chaveado, para fornecer a potência de saída necessária ao RFPA, conforme Figura 2.

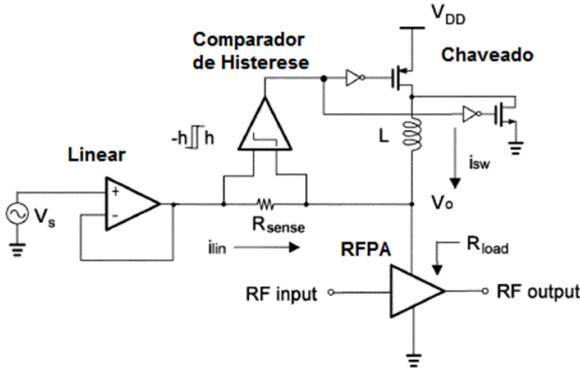


Fig. 2. Diagrama de um ETPA em arquitetura híbrida [4].

Essa topologia é implementada para melhorar o problema de baixo rendimento obtido pelos PAs lineares. Como a maior parte da potência do sinal a ser amplificado está concentrada na região de baixa frequência, PAs chaveados, que são mais eficientes, podendo ter rendimento de até 100%, são introduzidos nessas regiões e fornecendo a maior parte da potência entregue à carga. Visto que os amplificadores chaveados possuem banda muito estreita, são combinados com PAs lineares, que são aplicados nas regiões de alta frequência, a fim de permitir a banda passante do sinal e de forma linear. Desta forma, combinando a eficiência do PA chaveado junto com a linearidade do PA linear, o desenvolvimento de PAs híbridos visa ultrapassar o problema do rendimento e linearidade exigidos nos PAs para sistemas de comunicações sem fio [3].

A arquitetura do EA híbrido é interessante para sistemas de comunicações wireless, que trabalham com a maior parte da potência de envoltória concentrada próxima a frequência nula [4]. A arquitetura do PA híbrido em [5] e [4] é composta pelo amplificador linear, PA chaveado e

mais o comparador com histerese. O controle de potência em cada amplificador (linear e chaveado) é realizado através de um comparador com histerese. Assim, o comparador com histerese tem a finalidade de identificar quando o estágio chaveado tem que disparar.

Nessa arquitetura, a alta eficiência é garantida pelo amplificador chaveado, responsável pela amplitude da região de baixa frequência. Desta forma, as perdas são resultantes apenas do chaveamento. Porém, as perdas por chaveamento tendem a ser tornar bastante significativas quando se trabalha com faixas de alta largura de banda, pois o chaveamento do PA tem que ser muito maior que a frequência do sinal. Para sinais OFDMA (*Orthogonal Frequency Division Multiple Access*), a frequência de chaveamento tem que ser no mínimo na ordem dos 100 MHz, o que introduz significativa perda por chaveamento. O estágio linear atua apenas na amplificação da porção de alta frequência.

Desta forma, o amplificador linear é o bloco mais crítico para determinar a eficiência global e linearidade do sistema [3]. O amplificador linear deve apresentar um alto Slew Rate, o que é um desafio, se somado às exigências de baixa corrente de polarização.

O cálculo do rendimento do EA em arquitetura híbrida é realizado de forma diferenciada, pois se deve levar em consideração a parcela de potência do PA linear e do PA chaveado. O rendimento total do EA é dado pela soma das potências CC e CA dissipadas na carga ( $P_{CC_{RL}}$  e  $P_{CA_{RL}}$ ), dividido pela soma das potências CC fornecidas pelas fontes de tensão CC ( $P_{CC(Fonte V_{dd})}$ ), incluindo a potência fornecida pela fonte de corrente ( $P_{CC(Fonte idc)}$ ) que representa o amplificador chaveado, como pode ser visto em:

$$\eta_{EA} = \frac{P_{CC_{RL}} + P_{CA_{RL}}}{P_{CC_{Fonte}} + P_{CC_{IDC}}} \quad (2)$$

## III. AMPLIFICADOR DE ENVOLTÓRIA

### A. Estágio de entrada: Amplificador de Transcondutância Folded Cascode

Idealmente, devemos obter os seguintes parâmetros: impedância de entrada infinita, impedância de saída igual a zero, largura de banda infinita, deslocamento de fase igual a zero. É bastante difícil obter essas características de forma precisa, pois, os modelos para cálculo dos parâmetros dos componentes dos circuitos nos dão apenas algumas aproximações e assim muitas características têm que ser conferidas e modificadas pelo projetista diretamente nas simulações.

A topologia cascode é preferível, pois aumenta a faixa de rejeição de modo-comum (ICMR), possui alta impedância de entrada, alta impedância de saída, promove alto produto ganho banda e aumenta a excursão da tensão de saída. O Folded Cascode é projetado para obter ganho de tensão relativamente grande devido ao sinal de entrada possuir baixos níveis de tensão. O amplificador Folded Cascode é idealmente projetado para operar como um

sensor da diferença entre os sinais de tensão dos transistores M9 e M10 da Figura 3.

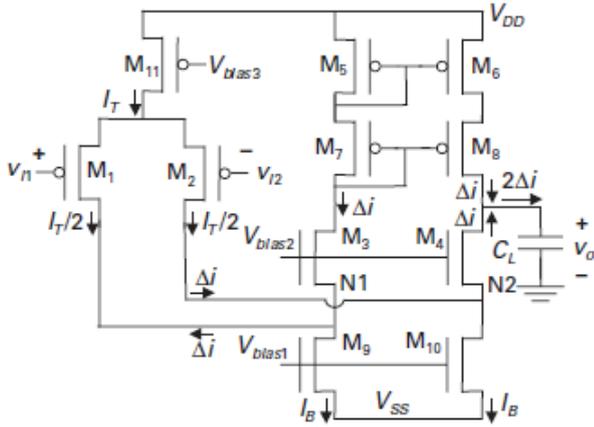


Fig. 3. Amplificador de transcondutância Folded Cascode [6].

O circuito é composto por um par diferencial de entrada (M1, M2), seguido por estágio de porta-comum (M3, M4), fontes de correntes (M9, M10), espelhos de corrente autopolarizado cascode (M5, M6, M7, M8). Idealmente a corrente  $I_b$  é calculada para ser metade da corrente  $I_t$ , para que as fontes de correntes (M9, M10) estejam em saturação. Valores maiores acrescentam alto consumo de corrente para o circuito. Os cálculos serão realizados para se ter uma aproximação apenas, visto que iremos tratar como saída do amplificador o nó entre o transistor M8 e M4 que idealmente neste modelo está conectada com um capacitor que possui o outro terminal aterrado no circuito final. O capacitor estará conectado junto com o estágio Classe AB que pode causar mudanças no cascode e interferir na banda de saída do amplificador.

Primeiramente deve ser definido o produto ganho banda necessário de acordo com a equação:

$$GB = \frac{A \cdot \omega b}{2\pi} \quad (3)$$

sendo  $\omega b$ , frequência angular do pólo 1 no amplificador, onde é obtida a banda especificada com queda máxima tolerada no ganho de tensão de -3 dB e o A é o ganho de tensão especificado em projeto. O ganho unitário  $\omega u$  (*unit gain bandwidth*) é expresso pela equação:

$$\omega u = 2\pi \cdot GB \quad (4)$$

A transcondutância ( $g_{m1}$ ) desse estágio é aproximada pela equação:

$$g_{m1} = 2\pi \cdot GB \cdot Cl \quad (5)$$

a qual é dependente do capacitor C1 que deve possuir um valor relativamente alto a fim de garantir estabilidade. O Slew-rate (SR) garante a velocidade de resposta do circuito. A especificação de um SR mínimo, de pelo menos 50 V/us, garante resposta rápida do circuito. Desta forma, para que o circuito responda a esse valor de SR, a corrente  $I_t$  do transistor deve atender à seguinte condição:

$$I_t \geq SR \cdot Cl \quad (6)$$

Para garantir estabilidade ao estágio de entrada, deve ser observada a margem de fase que é expressa em termos da posição dos pólos da resposta em frequência, de acordo com a equação:

$$\phi M = 180^\circ - \arctan\left(\frac{f}{|fp_1|}\right) - \arctan\left(\frac{f}{|fp_2|}\right) \quad (7)$$

sendo  $f$  equivalente ao valor ganho banda (GB),  $fp_1$  a frequência em hertz do pólo 1, e  $fp_2$ , frequência em hertz do pólo 2.

### B. Estágio de Saída: Amplificador em Classe AB Rail-to-Rail

O amplificador de transcondutância folded cascode possui alto valor de banda passante entretanto, possui baixa corrente de saída. Desta forma, é adicionado um estágio de saída em Classe AB em seguida do OTA (*Operational Amplifier of Transconductance*) com o objetivo de aumentar a potência de saída do EA para fornecer alta potência na alimentação do amplificador de RF. Esse estágio deve fazer o acoplamento com uma carga de saída de baixa resistência para que não ocorra queda no ganho. Também deve possuir alta linearidade a fim de não distorcer o sinal. A carga vista pelo estágio de saída Classe AB é a mesma carga vista pelo amplificador chaveado.

A configuração *rail-to-rail*, para a implementação desse estágio, consiste em um transistor PMOS na parte superior do circuito e um NMOS na parte inferior, conforme mostra a Figura 4.

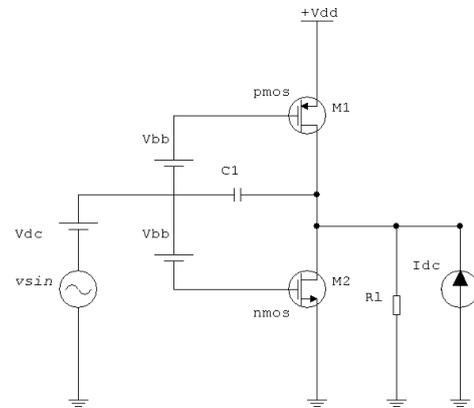


Fig. 4. Estágio de saída do EA, amplificador Classe AB *rail-to-rail*.

O ganho deste estágio é definido pela equação:

$$A = -g_{m2} \cdot Rl \quad (8)$$

Essa configuração proporciona maiores alcances de amplitude do sinal de saída, idealmente "*rail-to-rail*", que seria de 0 V a  $V_{DD}$ . Na prática, contudo, há limitação na excursão devido à tensão vgd dos transistores e, comparado à tradicional configuração *push-pull* (que é limitada pela tensão vgs), a atenuação é menor, proporcionando com que o circuito atinja maiores excursões do sinal de saída.

#### IV. RESULTADOS

O amplificador linear foi projetado utilizando tecnologia CMOS de 130 nm. O valor da tensão de alimentação utilizado foi de 1,2 V. Para avaliação do estágio de entrada Folded Cascode, foi realizada uma simulação da resposta em frequência. Utilizando banda de 20 MHz, foi obtido ganho de 56,55 dB em malha aberta. Já na frequência de 20 MHz, o ganho obtido foi de 53,51 dB, dentro da margem estimulada de possuir queda máxima de -3dB. Essa banda foi atingida utilizando capacitor de passagem de 100 fF. Já para banda passante de 10 MHz, conforme mostra a Figura 5, obtido através da mudança do capacitor de passagem, na frequência de 10 MHz foi obtido ganho de 54,14 dB, obtendo como resposta uma queda no ganho menor que -3 dB. Neste caso, o capacitor utilizado foi de 50 fF.

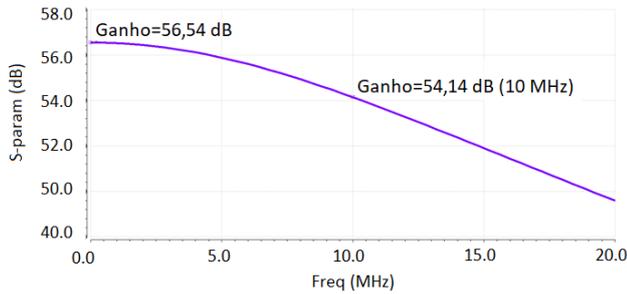


Fig. 5. Resposta em frequência do EA.

Simulações de Equilíbrio Harmônico, utilizando sinal sinusoidal com largura de banda de 20 MHz, foram realizadas para verificar a linearidade (potência de saída no ponto de compressão de 1 dB), ganho de potência, eficiência e banda passante do circuito projetado. Na Figura 6, é mostrada a característica de transferência  $P_{out}$  x  $P_{in}$  do amplificador linear. No gráfico é mostrado o ponto de compressão de 1 dB de 25,11 dBm obtido com potência de entrada de -28,19 dBm.

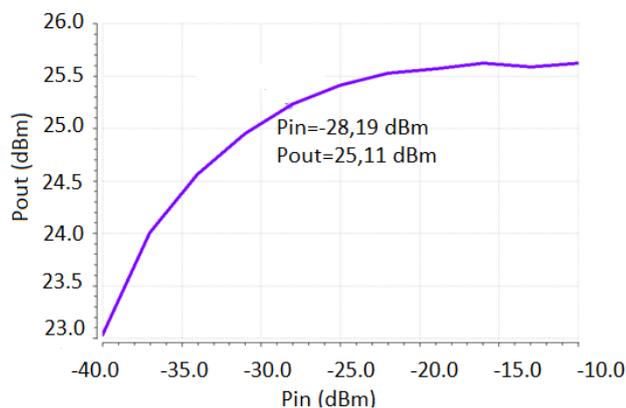


Fig. 6. Característica de transferência  $P_{out}$  x  $P_{in}$ . Ponto de compressão de 1 dB igual a 25,11 dBm para  $P_{in}=-28,19$  dBm.

Para esse valor de potência de entrada de -28,2 dBm, a amplitude do sinal de saída varia de aproximadamente 78 mV a 1,06 V. Isso mostra alta excursão do sinal de saída devido utilização de topologia *rail-to-rail* no estágio de saída. O tamanho final dos transistores do amplificador em

Classe AB foi de  $w=20$  mm para o transistor PMOS e  $w=10$  mm para o transistor NMOS.

Foram realizados alguns casos para verificar o rendimento do PA linear e o rendimento do amplificador de envoltória completo, sendo o PA chaveado, representado por uma fonte de corrente ideal. Os resultados medidos da eficiência são apresentados na Tabela 1. O melhor caso encontrado, foi na mesma região onde foi obtido o ponto de compressão de 1dB e assim, potência de saída de 332,19 mW. Neste caso, a eficiência do amplificador linear foi de 68,85%.

TABELA 1. RESULTADOS OBTIDOS DO AMPLIFICADOR LINEAR.

$P_{in,Linear}$ (dBm)	$\eta_{Linear}$	$\eta_{EA}$	$P_{Diss}$ (watts)	$P_{out,Linear}$ (watts)
-28,2	68,85%	86,54%	437,31 m	332,19 m
-37	61,83%	84,93%	352,63 m	245,60 m
-42	46,24%	83,02%	254,04 m	136,28 m

#### V. CONCLUSÃO

Neste trabalho foi desenvolvido um amplificador linear com estágio folded cascode no estágio de entrada, e um amplificador linear em classe AB no estágio de saída, para utilização como um amplificador de envoltória para aplicação no amplificador de potência de RF em topologia Seguidor de envoltória. O projeto foi desenvolvido em tecnologia CMOS de 130 nm. Na resposta em frequência foi obtido ganho de 54,14 para ganho unitário. No ponto de compressão de 1 dB, foi medido 25,11 dBm de potência de saída. Para o melhor caso, o rendimento foi de 68,85% do amplificador linear.

#### AGRADECIMENTOS

Os autores agradecem ao suporte financeiro da Coordenação de Aperfeiçoamento de Pessoal de Nível Superior (CAPES) e do Conselho Nacional de Desenvolvimento Científico e Tecnológico (CNPQ).

#### REFERÊNCIAS

- [1] S. Cripps, *RF Power Amplifiers for Wireless Communications*, 2nd edition. Norwood, MA: Artech House, 2006.
- [2] H. S. Ruiz and R. B. Pérez, *Linear CMOS RF Power Amplifiers*. New York, NY: Springer, 2014.
- [3] França, C. "Projeto Em Tecnologia CMOS de um amplificador de envoltória com aplicação em transmissores na arquitetura seguidor de envoltória para Portáteis de Sistemas de Comunicação Sem Fio 4G", Trabalho de Conclusão de Curso - UFPR, 2014.
- [4] Wang, F.; Kimball, D.; Lie, D.; Asbeck, P.; Larson, L. "A Monolithic High - Efficiency 2.4-GHz 20-dBm SiGe BiCMOS Envelope-Tracking OFDM Power Amplifier", *IEEE Journal Of Solid-State Circuits*, vol. 42, no. 6, pp. 1271-1281, June 2007.
- [5] Hassan, M.; Larson, L.; Leung, V.; Kimball, D.; Asbeck, P. "A Wideband CMOS/GaAs HBT Envelope Tracking Power Amplifier for 4G LTE Mobile Terminal Applications", *IEEE Trans. Microw. Theory Tech.*, vol. 60, no. 5, pp. 1321-1330, April 2012.
- [6] Montoro, C.; Schneider, M. "CMOS Analog Design Using All-Region MOSFET Modeling", Cambridge University Press, 1ª ed., 2010.